

# Seminar

## Moderne Rechnerarchitekturen

*Thema:*  
IBM PowerPC

*am*

*von*  
Martin Meedt

WS 2001/2002

## Inhaltsverzeichnis:

1 Entstehung und Geschichte

2 750er Reihe des PowerPC

2.1 Ausführende Einheiten beim Instruktionsfluss

2.1.1 Instruktion Unit

2.1.2 Branch-Processing Unit

2.1.3 Integer Unit

2.1.4 Floating Point Unit

2.1.5 Load/Store Unit

2.1.6 Memory Management Unit

2.2 Daten

2.2.1 Technologie

2.2.2 Benchmark

2.2.3 Temperatur und Betriebsspannung

3 Diskussion

4 750FX

5 Anhang

6 Literatur Verzeichnis

## **1. Entstehung und Geschichte**

Der PowerPC entstand aus einer Gemeinschaftsentwicklung von Apple, IBM und Motorola Anfang der 90er Jahre. Ziel war es eine Alternative zur Intelarchitektur zu entwickeln. Im Jahre 1996 ist der PowerPC erstmals vorgestellt worden. Auf der Comdex in Las Vegas waren erste funktionsfähige Prototypen präsentiert worden. Geplant war damals dass der PowerPC sieben verschiedene Betriebssysteme unterstützt. Dazu gehörten OS/2 Warp Connect PowerPC Edition, AIX, SunSoft Solaris PowerPC Edition, Windows NT, NetWare PowerPC Edition und außerdem Apples Copland als Mainstream- und Einsteiger-Betriebssystem.

Die Allianz zerbrach jedoch 1998 als sich IBM aus den gemeinsamen Entwicklungslaboratorien zurückzog. Motorola übernahm die damals von IBM beschäftigten Mitarbeiter und setzte die Entwicklung fort. Auch IBM entwickelte für sich alleine weiter. Während Motorola allerdings eher für den normalen Desktop PC Markt entwickelte spezialisierte sich IBM auf den Einsatz des PowerPC`s in Hochleistungsrechnern und eingebetteten Systemen.

Um die Kompatibilität künftiger Chips auf PowerPC-Basis sicherzustellen, werden die Firmen weiterhin ein gemeinsames Gremium unterhalten, das über die Abstimmung der Designs wacht. Wenn es um die Belieferung Apples mit PowerPC-Chips für seine Macintosh-Rechner geht, werden Motorola und IBM jedoch als Konkurrenten auftreten.

IBM entwickelte weiter unter dem alten Produktnamen PowerPC oder auch PPC. Motorola änderte den Namen geringfügig und preist sein Produkt unter dem Namen MPC an.

Der Name des PowerPC wurde abgeleitet von der POWER – Architektur. POWER ist hier die Abkürzung für Performance Optimized with Enhanced RISC Architecture, was zu deutsch so viel heißt wie *leistungsorientiert mit erweiterter RISC Architektur* (RISC = Reduced Instruktion Set Computing). Da sich diese Arbeit mit dem PowerPC beschäftigt wird sie im Weiteren nur auf das Produkt von IBM weiter eingehen.

IBM bietet den PowerPC in zwei unterschiedlichen Kategorien an. Zurzeit werden folgende Prozessoren von IBM für den Einsatz in eingebetteten Systemen angepriesen:

- PowerPC 405CR
- PowerPC 405GP
- PowerPC 405LP
- PowerPC 440GP
- PowerPC 602

Für den Einsatz im Bereich der Mikroprozessoren stehen

- PowerPC 603e
- PowerPC EM603e
- PowerPC 604e
- PowerPC 740 (bis zu 266Mhz)
- PowerPC 740 (300MHz bis 550Mhz)
- PowerPC 750 (bis zu 266 Mhz)
- PowerPC 750CX
- PowerPC 750CXe

zur Verfügung oder sind in der Entwicklung.

## **2. PowerPC von IBM**

Der PowerPC soll im Folgenden am Beispiel der aktuellen PowerPC 750 betrachtet werden.

Bei seiner Entwicklungen standen Geschwindigkeit, Stromverbrauch und Kosten im Vordergrund. Durch eine höhere Leistung soll er sich von den Konkurrenzprodukte abheben. Mit Hilfe von geringem Stromverbrauch soll er seine Einsatzfähigkeit bei mobilen Rechnersystemen zeigen und durch geringe Kosten soll er ein interessantes Konkurrenzprodukt auf dem aktuellen Mikroprozessormarkt darstellen.

Seinen Vorteil gegenüber den Konkurrenten auf dem Markt soll er im Bereich der Leistungssteigerung durch seine Fertigungstechnik bekommen. Durch die die verwandten Verfahren wie SOI oder auch die Benutzung von Kupfer soll bei gleicher Taktrate eine höhere Performance erreicht werden.

Hinzu kommt, dass zum einen durch eine ausgeklügelte Struktur Gleitkommazahlen schneller berechnet werden können, zum anderen dass die Kapazität des Datentransfers verbessert wurde.

Der PowerPC ist ein superskalärer Prozessor, der in der Lage ist zwei Instruktionen gleichzeitig pro Takt zu beenden. Dies ermöglicht ihm seine Struktur. Des weiteren kann er bis zu sechs Befehle gleichzeitig bearbeiten und pro Taktzyklus vier neue Instruktionen laden.

Er hat einen 32 Bit breiten Adress' – Bus und einen 64 Bit breiten Daten – Bus. Das MESI Protokoll (modified/exclusive/shared/invalid) findet in einer abgewandelten Form hier seine Anwendung. IBM benutzt beim PowerPC nur drei Stati, und zwar modified, exclusive und invalid.

## 2.1 Ausführende Einheiten beim Instuktionsfluss

In diesem Abschnitt wird der Instruktionsfluss beim PowerPC beschrieben. Die wichtigsten benutzten Funktionseinheiten sind

die FPU (Floating-Point-Unit),  
die BPU (Branch-Processing-Unit)  
die SRU ( System-Register-Unit)  
die LSU (Load/Store-Unit) und  
zwei IU`s ( Interger Unit).

Die eine der beiden IU`s kann alle Integer Befehle ausführen, die andere IU jedoch kann keine Punktrechnungen durchführen ( z.B. multiplizieren, dividieren). (siehe Blockschaltbild Abb.6)

Durch die Ausnutzung der parallelen Abarbeitung verschiedener Instruktionen erreicht der PowerPC eine Effizienzsteigerung.

### 2.1.1 Instruktion Unit

Die Instruktion Unit kontrolliert den Instruktionsfluss zu den Ausführenden Einheiten, den Execution Units. Sie besteht aus einem Fetscher („Hohler“), der Sprungvorhersage, der Abfertigungseinheit und der internen Warteschlange die sechs Einträge fassen kann. Über den Fetscher werden mit Hilfe der Sprungvorhersage Instruktionen geladen. Es können pro Takt bis zu vier neue Instruktionen geladen werden, wenn in der Warteschlange genug Platz ist. Die Dispatch-Unit (Absende-Einheit) überprüft Abhängigkeiten zwischen Ziel- und Quellregistern und sortiert die Instruktionen auf die einzelnen Funktionseinheiten.

### 2.1.2 BPU

Die Branch Processing Unit(Sprung-Vorhersage Einheit) erhält Informationen vom Fetscher. Die dynamische Vorhersage ist mit Hilfe einer History Matrix implementiert, welche 512 einträge fassen kann. Jedem dieser Einträge stehen 2 Bit zur Verfügung, so das vier mögliche Modi einstellbar sind: not taken, strongly not taken, taken und strongly taken (= nicht genommen, oft nicht genommen, genommen und oft genommen).

### 2.1.3 IU

Die Interger Units haben eigene Reservation Stations. Die Interger-Unit 1 aus Abb.6 kann sowohl Addition wie auch Multiplikation durchführen, die IU2 hingegen kann nur Additionen verarbeiten. Die Reservation Stations der IU`s werden von der Dispatch Unit geschrieben. Eine IU ist geteilt in drei

Untereinheiten, einen Vergleicher/Addierer, eine Einheit für logische Operationen und eine Einheit für Shifts/Rotationen. Von den drei Einheiten kann immer nur eine pro Takt aktiv sein. Die meisten Integer-Instruktionen werden binnen eines Taktes durchgeführt. Dies trägt zu der hohen Performance des PowerPC`s bei.

#### 2.1.4 FPU

Die Floating-Point-Unit hat bei IBM`s PowerPC 750 eine drei stufige Pipeline. Jede Instruktion welche von der FPU bearbeitet wird durchläuft diese Pipeline. Da jede Instruktion sich nur in jeweils einer Pipeline Stufe befinden kann ist die FPU in der Lage bis zu drei Instruktionen gleichzeitig zu verarbeiten. Dies führt jedoch dazu, dass jede Instruktion welche die FPU durchläuft eine Latenz von drei Zyklen hat. Die FPU ist optimiert für single-precision (einfache Genauigkeit) bei der Addition und der Multiplikation. Die FPU unterstützt alle IEEE 754 Standard Floating Point Daten Typen und hat zweiunddreißig 64Bit Register.

#### 2.1.5 LSU

Die Load/Store Unit überwacht alle load und store Aktionen und stellt den Daten -Transfer zwischen den Floating Point Registern und den GPR`s sicher. Sie berechnet die Adressen für load und store Aktionen und gleicht die Daten ab. Ihr selbst steht eine Reservation Station zur Verfügung, die 2 Einträge speichern kann.

#### 2.1.6 MMU

Die Memory Managment Unit des PowerPC`s 750 unterstützt bis zu  $2^{52}$  Byte virtuellen Speicher und bis zu  $2^{32}$  Byte physikalischen Speicher. Außerdem verfügt sie über ein 8 Block langes Übersetzungs-Register.

## 2.2 Daten

Im folgenden Abschnitt wird auf die technischen Eigenschaften des PowerPC`s eingegangen. Es werden Verfahren, eingesetzte Technologien und Stand der aktuellen Leistungen beschrieben. (Abb.2)

### 2.1.1 Technologie

Der PowerPC 750 wird mit einer 0.18  $\mu\text{m}$  Technologie gefertigt und erreicht eine Größe von 42,7 qmm.

IBM benutzt anstelle von Aluminium im Chip Kupferdrähte. Dazu hat IBM mehrere Jahrzehnte geforscht bis 1997 eine Möglichkeit gefunden wurde Aluminiumdrähte durch Kupferdrähte zu ersetzen. Diese Technik findet Verwendung im PowerPC.

In Verbindung mit der Verwendung von Kupfer kommt hier auch die „Low-K Dielektrik“ Technologie zum Einsatz. Diese führt laut IBM zu einer Leistungssteigerung von zwanzig Prozent.

### 2.1.2 Benchmark

Benchmark Tests sind vorsichtig zu genießen, da für einen direkten Vergleich die äusseren Bedingungen identisch sein müssen. Dies ist allerdings nicht immer umsetzbar. Daher kann es dazu kommen dass die „äusseren“ Einflüsse die Vergleichbarkeit der Ergebnisse erschweren. Im folgenden sind ein paar SPEC Testergebnisse für Integer und FloatingPoint Operationen angeführt. Es wurden hier die SPECfp95 und die SPECint95 getestet. Hier ist versucht worden die gleichen Voraussetzungen zu schaffen. Im direkten Vergleich mit Intel`s Pentium scheidet hier der PowerPC erkennbar besser ab.

Prozessor	Takt	SPECint95	SPECfp95	Anmerkung
PowerPC 750	400 MHz	19.2	13.1	1024k 200MHz L2 Cache (2:1)
PowerPC 750	500 MHz	23.9	14.6	1024k 250MHz L2 Cache (2:1)
Pentium II	400MHz	15.8	11.4	512k 200MHz L2 Cache (2:1)
Pentium III	500MHz	20.6	14.7	512k 250MHz L2 Cache (2:1)

Beim Benchmarking mit Dhystone schneidet der PowerPC im Vergleich schlechter ab. Dhystone ist ein künstliches Benchmark Programm. Es Beruht auf Statistiken über die spezielle Verwendung von einzelnen Funktionen und Funktionsaufrufen in Programmen.

Prozessor	Takt	Dhrystone 2.1 MIPS
PowerPC 750CX	400	928
PowerPC 750CXe	500	1160
PowerPC 750CXe	700	1624
Pentium III	500	1350
AMD Athlon	600	1676

Weitere und umfangreichere Benchmarkings sind aus den Abbildungen Abb.3 und Abb.4 ablesbar. Es ist allerdings zu beachten dass die Technologien vollkommen unterschiedlich sind und in verschiedenen Jahren des Fortschritts entwickelt wurden.

### 2.1.3 Temperatur und Betriebsspannung

Die Betriebstemperatur vom PowerPC kann bis zu 105 Grad Celsius im Kern erreichen. Vergleichbare Prozessoren wie die von Intel und die von Crusoe arbeiten bei wesentlich geringeren Temperaturen die deutlich unter der 100 Grad Grenze liegen, bei Crusoe sogar eher bei der Hälfte. Die Temperatur ist allerdings von der Auslastung des Prozessors abhängig. Da der PowerPC über eine Schlafeinstellung verfügt kann bei laufendem Rechner die Temperatur auch auf deutlich niedrigere Werte zurückgehen.

Weil durch die hohe Wärmeentwicklung viel Energie abgegeben wird ist auch die Leistungsaufnahme bei dem PowerPC entsprechend. So liegt die Aufnahme bei 3,5 Watt für einen 400Mhz Prozessor aber schon bei 6.0 Watt bei einem 600 MHz Prozessor. Dazu ist eine Betriebsspannung von 1,8 Volt nötig. Unnötige Energieverschwendung wird jedoch durch die Modi Doze, Nap und Sleep umgangen. Diese Modi stellen eine stufenweise Art des „Schlafens“ dar.

Im Modus Doze sind alle Funktionseinheiten inaktiv, bis auf das Bus-Snooping und gewisse Register, die zeitliche oder inkrementell abhängig sind. Im Modus Nap wird der Stromverbrauch durch die Abschaltung des Bus-Snooping reduziert. Nur noch die oben genannten Register und die PLL sind aktiv.

Beim Sleep-Modus sind alle internen Funktionseinheiten ausgeschaltet.

### **3. Diskussion:**

Der PowerPC hat sein Ziel nicht ganz erreicht. Der Plan eine Konkurrenz für Intel und andere Mikroprozessoren im Bereich der Heim PC`s zu werden ist nicht umgesetzt worden. Auch hat die eigene Vorgabe einen Prozessor für Windowssysteme zu schaffen und auf diesem Gebiet nennenswerte Marktanteile zu erlangen sich nicht verwirklicht.

Der Einsatz von PowerPC Prozessoren im Bereich von Großrechnern sowie in Apple PC`s hingegen wurde erfolgreich umgesetzt. Zusammen mit Motorola liefert IBM Prozessoren für Rechner von Apple. Dieser Markt jedoch ist relativ klein, da der Apple trotz seines Outfits nicht den Sprung aus der Wirtschaft zum Heim PC geschafft hat.

Die Leistung des PowerPC liegt über der Leistung der Konkurrenzprodukte mit gleicher Taktrate. Daher ist man versucht dem PowerPC eine positive Zukunft zu bescheinigen.

Dies liegt daran, dass eine *magische Grenze* bei einer Taktrate von 10 MHz beim Chip erreicht wird. Auf einem 3 cm langen Kontakt bekommt man bei einer Taktfrequenz von 10 MHz physikalische Probleme mit der Lichtgeschwindigkeit. Daher muss man beim Erreichen dieser Schwell – Frequenz eine Alternative finden um weiterhin die Performance von Chips zu steigern.

IBM hat schon rechtzeitig einen Weg gefunden mit geringerer Frequenz die gleiche Leistung aus einem Chip heraus zu kitzeln wie Intel oder AMD es mit ihren Mikroprozessoren tun. Voraus schauend könnte man jetzt prognostizieren, dass IBM aus einem Mikroprozessor mit einer Frequenz von 10 MHz mehr Leistung heraus hohlen wird als der jetzige Marktführer Intel. Jedoch darf sich IBM nicht zu weit in der Entwicklung abhängen lassen. Kurzfristig erscheint es jedoch fraglich ob der vorraussichtlich im Januar 2002 erscheinende PowerPC 750FX mit 1000MHz den aktuellen Produkten der Konkurrenz, die schon mit einer doppelt so hohen Taktrate arbeiten Paroli bieten kann.

#### **4. Der 750 FX**

Als Ausblick in die nähere Zukunft bietet IBM die Information, dass im Januar der PowerPC 750FX erscheinen soll. Dieser soll mit einer Geschwindigkeit von bis zu einem Gigahertz arbeiten.

Mit 0.13  $\mu\text{m}$  soll er gefertigt sein und eine Fläche von 34.6 qmm haben. Es wäre also geometrisch betrachtet ein recht kleiner Prozessor.

Es soll mit 512KByte internen Level 2 Cache ausgestattet sein und eine Betriebsspannung von 1.4 Volt haben. Bei *low Power* Anwendungen soll er aber auch schon mit 1.2 Volt auskommen.

Der Bus soll intern mit einer Taktrate von 200 MHz arbeiten und verstärkt Pipelining bei Lese – Befehlen zum Einsatz bringen.

Außerdem soll zwischen dem Level 1 Cache und dem Level 2 Cache eine 256 Bit breite Datenleitung zum Einsatz kommen, die für eine schnellere Kommunikation sorgen soll.

Bei der Fertigung des Chips soll die SOI (Silicon on Insulator) Technik eingesetzt werden. Diese ermöglicht laut IBM eine Effizienzsteigerung von 20 bis 30 Prozent hinsichtlich der Geschwindigkeit bei gleicher Spannung. Alternativ bedeutet dies fast 2 mal weniger Energie bedarf bei gleicher Performance. Dadurch soll sich der Prozessor vor allem für *low Power* Anwendungen eignen.

Zu den wichtigsten Verbesserungen gegenüber seinem Vorgänger gehören demnach die Vergrößerung des Level 2 Caches und die Erhöhung der Taktrate, sowie der Busfrequenz.

Als Einsatzgebiet für den PowerPC750FX sieht IBM verschiedene Kategorien. Zum einen soll der 750FX in Desktop Systemen zum Einsatz kommen. Aber auch, und das wird wohl mehr Verbreitung finden, in Netzwerken, wie zum Beispiel Routern, Switches und Hubs sowie in Bereich von Persuasive Computing. Hier soll der Energiesparende Prozessor bei Druckern, digitalen Kopierern oder auch als kleiner Server eingesetzt werden.

**5 Anhang:**

(Abb. 1)

<b>PowerPC 750CX and 750CXe Specifications</b>					
Technology	0.18µm (0.097µm L <sub>eff</sub> ) CMOS copper, 6 levels of metal				
CPU Speed <sup>(1)</sup>	366 - 466MHz (750CX), 400 - 700MHz (750CXe)				
750CX Performance (est.)					
Internal (MHz)	366	400	466		
System bus (MHz)	100	100	100		
SPECint95_Peak	15.9	17.4	20.2		
SPECint95_Base	14.8	16.2	18.8		
SPECfp95_Peak	10.7	11.7	13.6		
SPECfp95_Base	10.5	11.5	13.4		
Dhrystone 2.1 MIPS	849	928	1081		
750CXe Performance (est.)					
Internal (MHz)	400	500	600	667	700
System bus (MHz)	133	100	133	133	100
SPECint95_Peak	18.2	20.9	25.6	27.8	27.2
SPECint95_Base	17.0	19.7	24.0	26.2	25.5
SPECfp95_Peak	14.0	12.8	16.3	17.1	14.3
SPECfp95_Base	13.6	12.5	15.9	16.6	13.9
Dhrystone 2.1 MIPS	928	1160	1392	1547	1624
CPU Bus Ratio	2x through 8x in half-step increments, 10x, 9x for 750CXe, DD 2.4 and higher				
L1 Cache	32KB Instruction, 32KB Data				
L2 Cache	256KB				
Typical Power Dissipation <sup>(1)</sup>	3.5W @ 400MHz (CX); 6.0W @ 600MHz (CXe)				
Signal I/Os	139				
Temperature Range <sup>(1)</sup>	0° C to 105° C				
Power Supply <sup>(1)</sup>	1.8V (logic), 1.8V or 2.5V (I/O)				
Packaging	Thermally enhanced, 256-ball, PBGA (27mm x 27mm)				
1 See datasheet for more detailed specifications.					

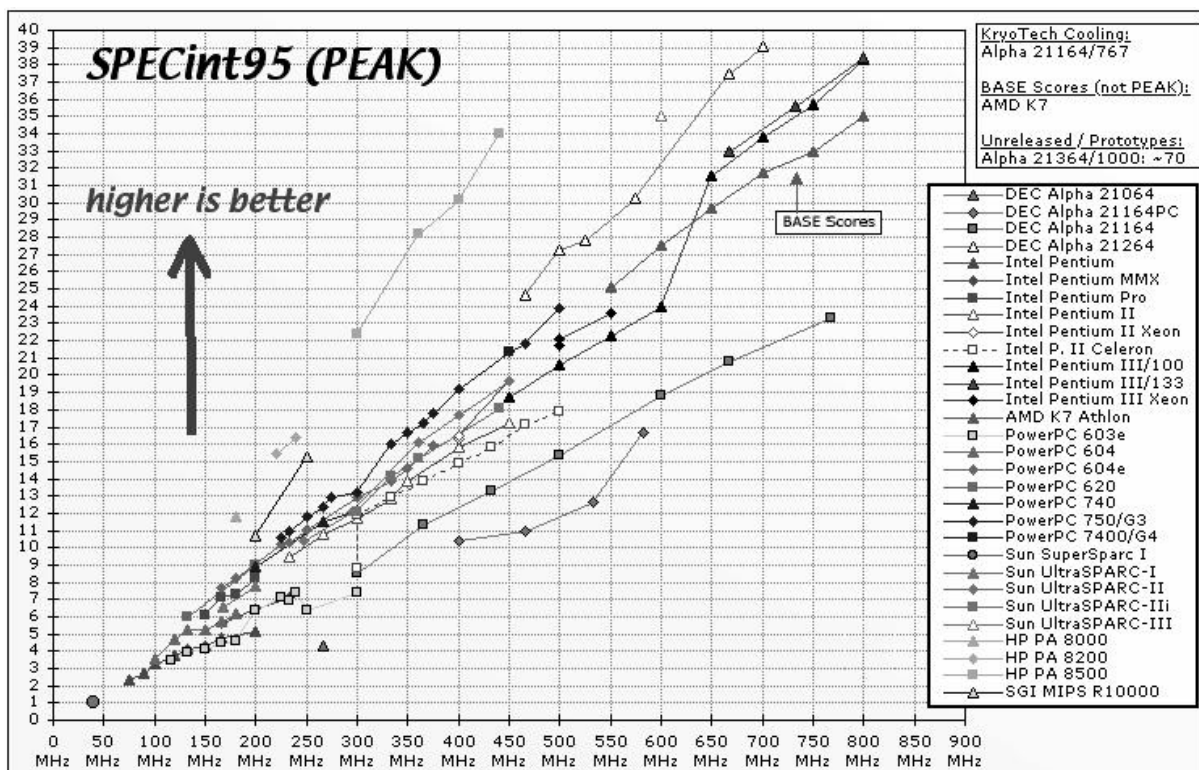
(www.ibm.com)

(Abb.2)

	750-PID8t	750-PID8p	750CXe	750FX
Frequency	200-266 MHz	300-533 MHz	400-700 MHz	Up to 1 GHz
Process	0.25 micron	0.22 micron	0.18 micron	0.13 micron
Die Size	67 mm <sup>2</sup>	40 mm <sup>2</sup>	42.7 mm <sup>2</sup>	34.6 mm <sup>2</sup>
L2 Cache	256/512/1024 KB external	256/512/1024 KB external	256 KB internal	512 KB internal
Typical Power	6.5W @ 266 MHz	6.0W @ 500 MHz	6.0W @ 600 MHz	5.7W @ 900 MHz (estimated)
Bus Speed	100 MHz	100 MHz	133 MHz	Up to 200 MHz
Core Voltage	2.5V nominal	2.0V nominal	1.8V nominal	1.2/1.4V nominal
System I/O	3.3V	1.8/2.5/3.3V	1.8/2.5V	1.2/1.5/1.8/2.5/3.3V
Package	360 CBGA	360 CBGA	256 PBGA	292 CBGA

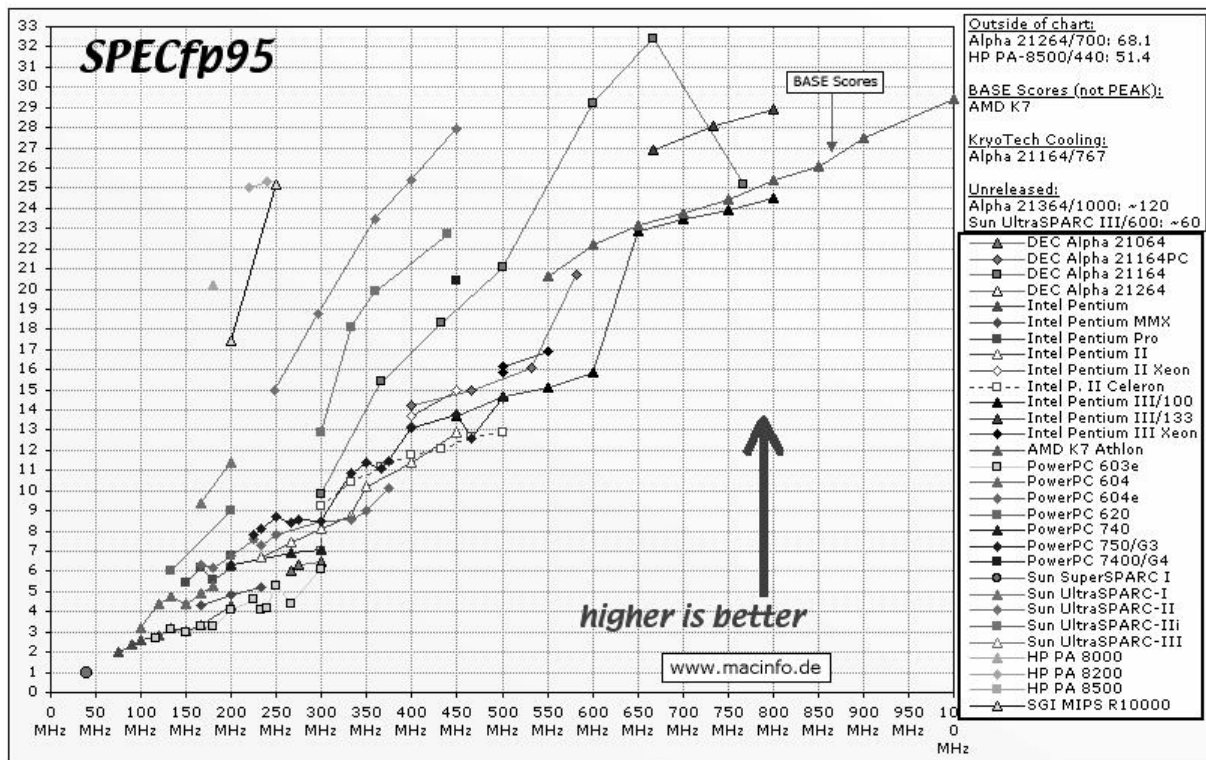
(www.ibm.com)

(Abb.3)



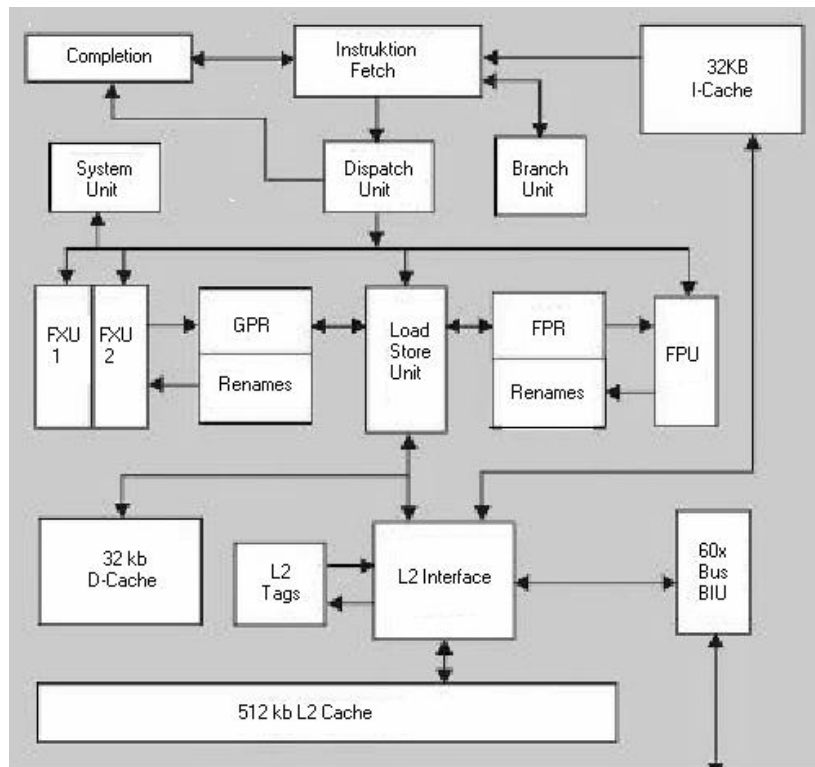
(http://www.macinfo.de/bench/specmark.html)

(Abb.4)

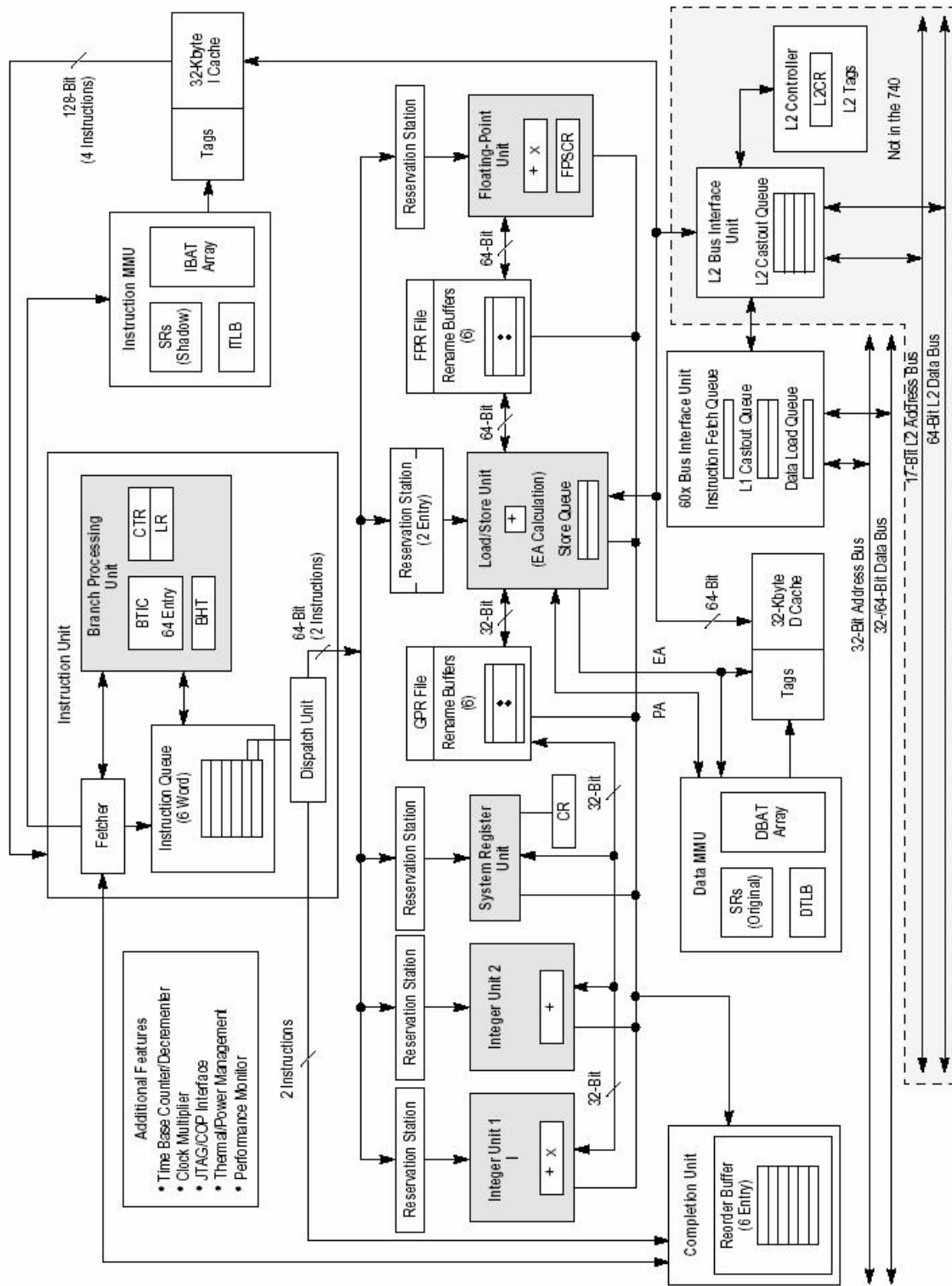


(<http://www.macinfo.de/bench/specmark.html>)

(Abb.5)



(Abb.6)



## **6. Literaturverzeichnis**

[http://www-3.ibm.com/chips/news/2001/1017\\_750fx.html](http://www-3.ibm.com/chips/news/2001/1017_750fx.html)

<http://www-3.ibm.com/chips/products/powerpc/>

<http://www-3.ibm.com/chips/bluelogic/showcase/soi>

<http://www-3.ibm.com/chips/products/asics/products/low-k.html>

<http://www-3.ibm.com/chips/splash/microprocessor>

[http://www-3.ibm.com/chips/news/2001/1017\\_750fx\\_img.html](http://www-3.ibm.com/chips/news/2001/1017_750fx_img.html)

<http://www.pc.ibm.com/qtechinfo/DSHY-3PLMY2.html>

[http://www-3.ibm.com/chips/techlib/techlib.nsf/products/PowerPC\\_750CX\\_and\\_750CXe\\_Microprocessor](http://www-3.ibm.com/chips/techlib/techlib.nsf/products/PowerPC_750CX_and_750CXe_Microprocessor)

<http://www-3.ibm.com/chips/techlib/techlib.nsf/techdocs/852569B20050FF7785256993005870F7>

<http://www-3.ibm.com/chips/techlib/techlib.nsf/techdocs/220134650EDFEB9187256AE8006CF163>

<http://www-3.ibm.com/chips/techlib/techlib.nsf/techdocs/3083D00ABB6C253D872569FF006B3504>

<http://www-3.ibm.com/chips/techlib/techlib.nsf/techdocs/0E7882415E9EE987872569FF0077ACF4>

<http://www-3.ibm.com/chips/techlib/techlib.nsf/techdocs/852569B20050FF7785256996007248B1>

<http://www-3.ibm.com/chips/techlib/techlib.nsf/techdocs/852569B20050FF7785256996005B8B61>

<http://www-3.ibm.com/chips/techlib/techlib.nsf/techdocs/852569B20050FF77852569960069FDE3>

<http://www-3.ibm.com/chips/techlib/techlib.nsf/techdocs/B22567271129DE7F87256ADA007645A6>

<http://www-3.ibm.com/chips/techlib/techlib.nsf/techdocs/9BDA596C23CFEDDB87256A39004F77CA>

<http://www-3.ibm.com/chips/techlib/techlib.nsf/techdocs/DB5C38DF1A081A1D87256A3900588A38>

<http://www-3.ibm.com/chips/techlib/techlib.nsf/techdocs/852569B20050FF7785256997006EB430>

<http://www-3.ibm.com/chips/techlib/techlib.nsf/techdocs/BCA880C14CAD116A87256A000071C18E>

<http://www-3.ibm.com/chips/techlib/techlib.nsf/techdocs/852569B20050FF778525698A005E86C2>

<http://www-3.ibm.com/chips/techlib/techlib.nsf/techdocs/852569B20050FF778525698A00631A7B>

[http://www-3.ibm.com/chips/techlib/techlib.nsf/products/PowerPC\\_603e\\_Microprocessor](http://www-3.ibm.com/chips/techlib/techlib.nsf/products/PowerPC_603e_Microprocessor)

[http://www-3.ibm.com/chips/techlib/techlib.nsf/products/PowerPC\\_604e\\_Microprocessor](http://www-3.ibm.com/chips/techlib/techlib.nsf/products/PowerPC_604e_Microprocessor)

[http://www-3.ibm.com/chips/techlib/techlib.nsf/products/PowerPC\\_740\\_Microprocessor\\_\(300MHz\\_to\\_550MHz\)](http://www-3.ibm.com/chips/techlib/techlib.nsf/products/PowerPC_740_Microprocessor_(300MHz_to_550MHz))

[http://www-3.ibm.com/chips/techlib/techlib.nsf/products/PowerPC\\_740\\_Microprocessor\\_\(up\\_to\\_266MHz\)](http://www-3.ibm.com/chips/techlib/techlib.nsf/products/PowerPC_740_Microprocessor_(up_to_266MHz))

[http://www-3.ibm.com/chips/techlib/techlib.nsf/products/PowerPC 750 Microprocessor \(300MHz to 550MHz\)](http://www-3.ibm.com/chips/techlib/techlib.nsf/products/PowerPC%20750%20Microprocessor%20(300MHz%20to%20550MHz))

[http://www-3.ibm.com/chips/techlib/techlib.nsf/products/PowerPC 750 Microprocessor \(up to 266MHz\)](http://www-3.ibm.com/chips/techlib/techlib.nsf/products/PowerPC%20750%20Microprocessor%20(up%20to%20266MHz))

[http://www-3.ibm.com/chips/techlib/techlib.nsf/products/PowerPC 750CX and 750CXe Microprocessor](http://www-3.ibm.com/chips/techlib/techlib.nsf/products/PowerPC%20750CX%20and%20750CXe%20Microprocessor)

[http://www-3.ibm.com/chips/techlib/techlib.nsf/products/PowerPC 750FX Microprocessor](http://www-3.ibm.com/chips/techlib/techlib.nsf/products/PowerPC%20750FX%20Microprocessor)

[http://www-3.ibm.com/chips/techlib/techlib.nsf/products/PowerPC EM603e Microprocessor](http://www-3.ibm.com/chips/techlib/techlib.nsf/products/PowerPC%20EM603e%20Microprocessor)

<http://www.macinfo.de/bench/specmark.html>

[http://www-3.ibm.com/chips/techlib/techlib.nsf/productfamilies/PowerPC Microprocessors and Embedded Processors](http://www-3.ibm.com/chips/techlib/techlib.nsf/productfamilies/PowerPC%20Microprocessors%20and%20Embedded%20Processors)

<http://www.heise.de/ct/01/11/019/default.shtml>

<http://www.heise.de/ct/99/05/021/default.shtml>

<http://www.heise.de/newsticker/result.xhtml?url=/newsticker/data/jk-18.10.01-004/default.shtml&words=PowerPC>

<http://www.heise.de/newsticker/result.xhtml?url=/newsticker/data/hes-17.10.01-000/default.shtml&words=PowerPC>

<http://www.heise.de/newsticker/result.xhtml?url=/newsticker/data/ciw-12.10.01-000/default.shtml&words=PowerPC>

<http://www-3.ibm.com/chips/index.html>

[http://www.golem.de/showhigh.php?file=/9908/4138.html&wort\[\]=PowerPC](http://www.golem.de/showhigh.php?file=/9908/4138.html&wort[]=PowerPC)

[http://www.golem.de/showhigh.php?file=/9802/93.html&wort\[\]=PowerPC](http://www.golem.de/showhigh.php?file=/9802/93.html&wort[]=PowerPC)

<http://www.zdexpo.de/news/artikel/1998/06/15002-wc.htm>

<http://www.zdnet.de/news/artikel/1998/07/23005-wc.htm>

<http://www.apple.com/de/g4/myth/>

<http://netlib2.cs.utk.edu/performance/html/dhrystone.data.col0.html>

<http://www.guidehardware.com/bench/b5-00a/info-1.html>

<http://www.netlib.org/performance/html/dhrystone.data.col2.html>

<http://www.itavisen.no/art/1297421.html>